

РАСТР ТЕХНОЛОДЖИ

**Цифровая телевизионная камера
RT-1000**

Техническое описание

© Москва 2005

ОГЛАВЛЕНИЕ

1. НАЗНАЧЕНИЕ.....	3
2. ТЕХНИЧЕСКИЕ ХАРАКТЕРИСТИКИ.....	3
3. УСТРОЙСТВО И РАБОТА ИЗДЕЛИЯ.....	3
3.1. ОСНОВНЫЕ ТЕРМИНЫ И СОКРАЩЕНИЯ.....	3
3.2. ОБЩАЯ ФУНКЦИОНАЛЬНАЯ СХЕМА.....	4
3.3. РЕЖИМЫ РАБОТЫ ИЗДЕЛИЯ.....	5
3.4. ЦИФРОВАЯ ОБРАБОТКА ИЗОБРАЖЕНИЯ.....	7
4. ПОДГОТОВКА И ПОРЯДОК РАБОТЫ.....	7
5. ВЗАИМОДЕЙСТВИЕ ЦИФРОВОЙ КАМЕРЫ С КОМПЬЮТЕРОМ.....	10
5.1. РЕГИСТРЫ ЦИФРОВОЙ КАМЕРЫ.....	10
5.1.1. Системный регистр управления.....	11
5.1.2. Регистр управления режимом DMA.....	11
5.1.3. Регистр адреса DMA.....	12
5.1.4. Регистр счетчика данных DMA.....	12
5.1.5. Регистр событий.....	12
5.1.6. Регистр статуса.....	12
5.1.7. Регистр адреса кадра, регистр длины строки DMA.....	12
5.1.8. Регистр инициализации динамической памяти.....	13
5.1.9. Регистр управления внутренним буфером памяти.....	13
5.1.10. Регистр управления подсистемой ввода изображения.....	13
5.1.11. Регистры управления каналами X и Y блока фотоприемника.....	14
5.1.12. Регистр определения амплитуды входного сигнала.....	14
5.1.13. Регистр времени экспозиции.....	14
5.1.14. Регистры адреса данных каналов X и Y, регистр счетчика данных при фиксации кадра.....	14
5.1.15. Регистр управления объединением строк.....	14
5.1.16. Регистр режима ПЗС матрицы.....	15
5.1.17. Регистры цифровой обработки входного сигнала.....	15
5.2. ОРГАНИЗАЦИЯ И ФУНКЦИОНИРОВАНИЕ ВНУТРЕННЕГО БУФЕРА ПАМЯТИ.....	15
5.3. ОБМЕН ДАННЫМИ В РЕЖИМЕ DMA.....	16
5.3.1. Основной старт DMA.....	16
5.3.2. Промежуточный старт DMA.....	17
5.3.3. Завершение процесса DMA.....	17
6. ГАРАНТИЙНЫЕ ОБЯЗАТЕЛЬСТВА.....	18

1. Назначение.

Цифровая камера RT-1000 предназначена для получения высококачественного черно-белого прогрессивного телевизионного изображения, ввода в ПЭВМ и цифровой обработки его в реальном времени. Камера позволяет выводить получаемое изображение на стандартный телевизионный монитор с чересстрочной разверткой.

Камера состоит из следующих узлов: блока фотоприемника, кабеля связи и платы управления с цифровым интерфейсом RT-644, устанавливаемой в компьютере. Передача изображения производится на расстояние до 10 м с использованием канала связи Channel Link (IEEE-644).

2. Технические характеристики.

- пространственное разрешение: 1024 x 1024, 1024 x 512 (при объединении строк)
- разворот изображения: 0, 180 градусов, зеркальное горизонтальное отображение
- скорость передачи изображения: до 25 кадров/сек при полном разрешении и до 50 кадров/сек при объединении строк
- отношение сигнал/шум: не менее 72 дБ
- размер пикселя: 12.8 x 12.8 мкм
- максимум спектральной чувствительности: 530 нм
- электронный затвор (время экспозиции): 1,2 мс – 5 сек
- режимы внешней и внутренней синхронизации
- внешняя синхронизация: оптронный вход, $R_{вх} = 1$ кОм; запуск осуществляется импульсом тока 3...10 мА длительностью 0.01...5 мс
- программная регулировка усиления сигнала в диапазоне 0...14 дБ (для 8-ми битного изображения)
- АЦП: 12 бит, частота дискретизации до 20 МГц, двойная коррелированная выборка
- видеовыход в стандарте CCIR с разрешением 1024 x 512. Уровень выходного сигнала: 1.0V pp на нагрузке 75 Ом.
- внутренний буфер памяти: 8 Мбайт
- интерфейс: 32 битная шина PCI, скорость передачи данных: средняя – 60 Мбайт/сек, пиковая – 132 Мбайт/сек
- питание блока фотоприемника: 18...36 В, 10 Вт
- длина кабеля связи: 10 м

3. Устройство и работа изделия.

3.1. Основные термины и сокращения.

ВКУ – видеоконтрольное устройство.

ПЗС – матрица, преобразующая энергию света в энергию электрического заряда (прибор с зарядовой связью).

ССD – английская аббревиатура ПЗС.

АЦП – аналого-цифровой преобразователь.

ADC – (*Analog Digital Converter*) английская аббревиатура АЦП.

ДКВ – двойная коррелированная выборка. Способ оцифровки выходного аналогового сигнала матрицы, позволяющий снизить уровень шумов при аналого-цифровом преобразовании.

CDS – (*Correlated Double Sampling*) английская аббревиатура ДКВ.

DMA – (*Direct Memory Access*) прямой доступ к памяти. Для пересылки изображения из внутренней памяти платы управления в память ПЭВМ используется механизм прямого доступа к памяти.

Фиксация кадра изображения – оцифровка и запись полного кадра изображения в один из банков внутреннего буфера памяти платы управления;

DSP – (*Digital Signal Processing*) цифровая обработка сигнала.

Банк памяти – часть внутренней памяти объемом 2 МБ для работы с одним кадром изображения. Число банков равно 4.

ADC банк – банк, в который на данный момент времени записывается оцифрованное изображение.

PCI банк – банк, из которого в текущий момент времени осуществляется пересылка оцифрованного изображения в память ПЭВМ при вводе кадров.

DSP банк – банк, в котором хранится изображение, используемое как второй операнд при DSP обработке сигнала.

3.2. Общая функциональная схема.

Видеокамера **RT-1000**, функциональная схема которой приведена на рис.1, состоит из следующих основных блоков и узлов:

Блок фотоприемника

- **CCD** – ПЗС матрица. Имеет два аналоговых выхода считывания заряда: X и Y. Каждый из выходов подключен к области матрицы размером 512 x 1024 элементов;
- **CDS** – каскады, осуществляющие ДКВ преобразование выходного сигнала матрицы в видеосигнал для последующего аналого-цифрового преобразования;
- **VGA** – нормирующий видеоусилитель. Устраняет рассогласование усиления в каналах X и Y, возникающее из-за технического разброса параметров и обеспечивает согласование уровня видеосигнала с динамическим диапазоном АЦП;
- **драйверы управления затвором и считыванием заряда** – преобразуют цифровые тактовые сигналы управления в сигналы с необходимыми для ПЗС матрицы уровнями напряжения;
- **ADC** – 12-ти разрядный аналого-цифровой преобразователь (АЦП);
- **DSP** – блок цифровой обработки сигналов. Обеспечивает динамическое и статическое выравнивание каналов X и Y, выполняет DSP обработку изображения в реальном времени;
- **RAM** – 32-х разрядный внутренний буфер памяти (8 МБ). Функционально разделен на 4 банка по 2 МБ. Используется для хранения промежуточных результатов при DSP обработке, а также для вывода изображения на внешний монитор;
- **подсистема вывода изображения** – осуществляет преобразование прогрессивного изображения матрицы в стандартный ТВ сигнал и обеспечивает синхронизацию ввода и вывода;
- **DAC** – 10-ти разрядный цифро-аналоговый преобразователь (ЦАП);
- **генератор ТВ сигнала** – формирует аналоговый сигнал по стандарту **CCIR**;
- **интерфейс связи IEEE 644** – обеспечивает связь фотоприемника с платой управления по стандарту **Chanel Link**;
- **схема внешнего запуска** – синхронизирует ввод изображения с внешним сигналом начала кадра. Имеет оптическую развязку;

Плата управления

- ***подсистема ввода изображения*** – осуществляет управление фиксацией изображения во внутреннем буфере памяти;
- ***схема управления и синхронизации*** – осуществляет общее управление всеми процессами в устройстве;
- ***RAM*** – 32-х разрядный внутренний буфер памяти (8 МБ). Функционально разделен на 4 банка по 2 МБ. Используется контроллером DMA для бесперебойной скоростной пересылки видеоданных из блока фотоприемника в память ПЭВМ;
- ***PCI Interface 2.1, контроллер DMA, конфигурационные и операционные регистры*** – обеспечивают связь **RT1000** с оперативной памятью компьютера через шину PCI.

3.3. Режимы работы изделия.

Устройство RT-1000 имеет следующие основные режимы работы:

- режим внутренней синхронизации, при котором осуществляется непрерывный ввод телевизионных кадров в компьютер с одновременным контролем вводимого изображения на внешнем мониторе (ВКУ). Частота ввода кадров составляет 25 Гц (50 Гц при объединении строк) или определяется временем экспозиции, если это время превышает 40 мс (20 мс при объединении строк);
- режим внешней синхронизации, при котором осуществляется одиночный или потоковый ввод телевизионных кадров в компьютер с одновременным контролем телевизионного изображения на ВКУ. Сигнал внешней синхронизации должен иметь частоту запуска не более 25 Гц (50 Гц при объединении строк);
- режим передачи тестового изображения, при котором осуществляется проверка канала связи между блоком фотоприемника и платой управления (ПЗС матрица не задействована).

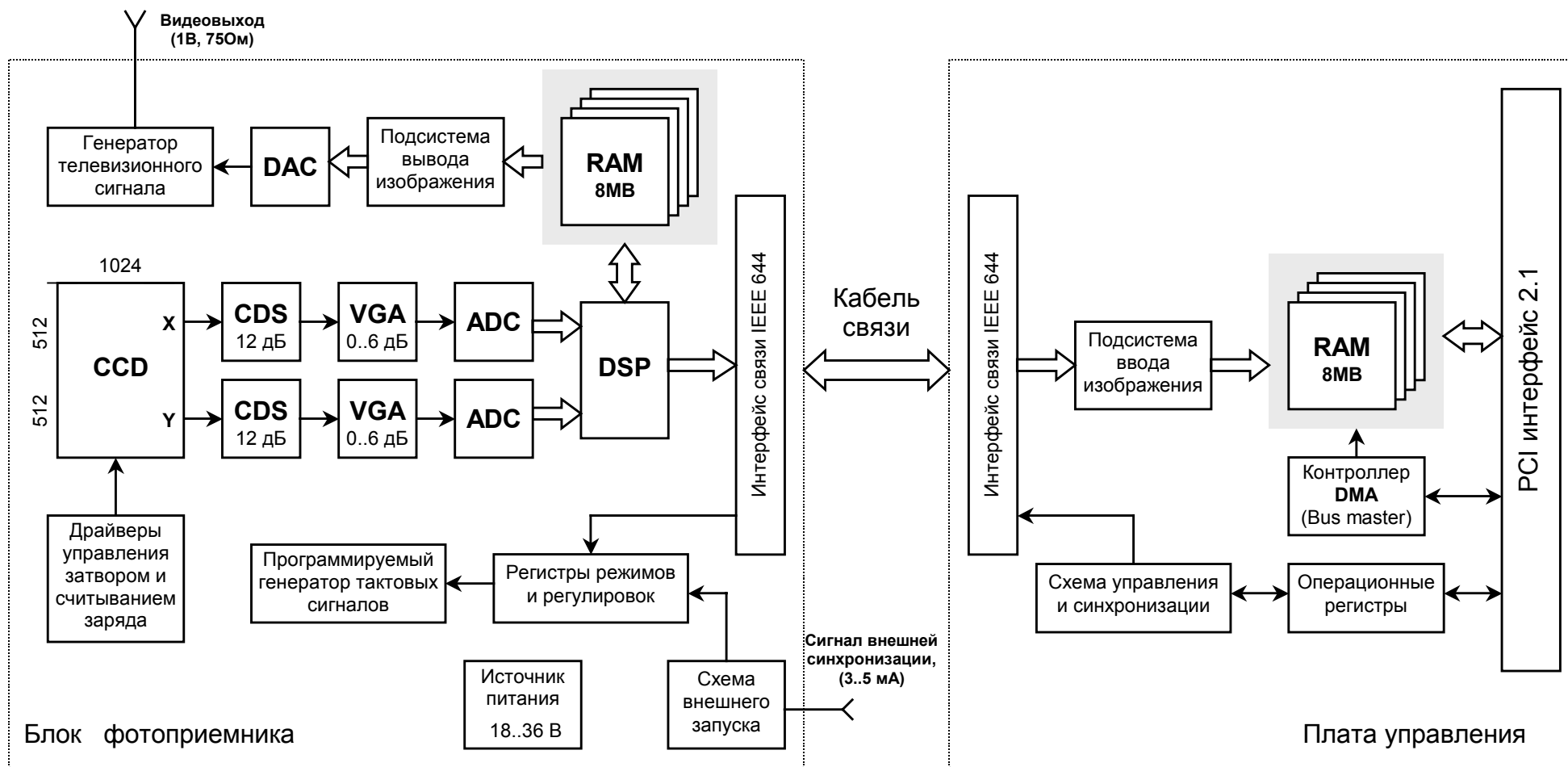


Рис. 1. Функциональная схема видеокамеры RT-1000.

3.4. Цифровая обработка изображения.

При вводе изображения в ПЭВМ доступны следующие функции цифровой обработки:

- **рекурсивная фильтрация.** Коэффициент рекурсии определяет соотношение между уровнем шумов слабоконтрастного изображения и динамикой его обновления. Результирующее изображение в n-ом кадре вычисляется по формуле:

$$Y_n = (k) * X_n + (1 - k) * Y_{n-1}, \text{ где}$$

Y_n – результирующее изображение в n-ом кадре;
 X_n – оцифрованное изображение в n-ом кадре;
 Y_{n-1} – результирующее изображение в n-1-ом кадре;
 k – коэффициент рекурсии ($1/64 \leq k \leq 1$).

- **вычитание кадра.** В качестве вычитаемого используется кадр изображения, записанный по команде оператора:

$$Y_n = (k * X_n - (1 - k) * X_{DSP}) / 2 + C, \text{ где}$$

Y_n – результирующее изображение в n-ом кадре;
 X_n – оцифрованное изображение в n-ом кадре;
 X_{DSP} – вычитаемый кадр изображения;
 k – весовой коэффициент ($1/64 \leq k \leq 1$);
 C – коэффициент, равный половине разрядной сетки АЦП.

- **сложение с кадром.** В качестве слагаемого используется кадр изображения, записанный по команде оператора:

$$Y_n = k * X_n + (1 - k) * X_{DSP}, \text{ где}$$

Y_n – результирующее изображение в n-ом кадре;
 X_n – оцифрованное изображение в n-ом кадре;
 X_{DSP} – суммируемый кадр изображения;
 k – весовой коэффициент ($1/64 \leq k \leq 1$).

- **вычитание 2-х смежных кадров.** В качестве вычитаемого используется предыдущий кадр изображения:

$$Y_n = (k * X_n - (1 - k) * X_{n-1}) / 2 + C, \text{ где}$$

Y_n – результирующее изображение в n-ом кадре;
 X_n – оцифрованное изображение в n-ом кадре;
 X_{n-1} – оцифрованное изображение в n-1-ом кадре;
 k – весовой коэффициент ($1/64 \leq k \leq 1$);
 C – коэффициент, равный половине разрядной сетки АЦП.

- **сложение 2-х смежных кадров.** В качестве слагаемого используется предыдущий кадр изображения:

$$Y_n = k * X_n + (1 - k) * X_{n-1}, \text{ где}$$

Y_n – результирующее изображение в n-ом кадре;
 X_n – оцифрованное изображение в n-ом кадре;
 X_{n-1} – оцифрованное изображение в n-1-ом кадре;
 k – весовой коэффициент ($1/64 \leq k \leq 1$);

4. Подготовка и порядок работы.

Камера RT1000 подключается к компьютеру через плату управления, устанавливаемую в свободный разъем шины PCI. Для нормальной работы камеры требуется ПЭВМ со

следующими характеристиками:

- IBM PC-совместимый компьютер с процессором Intel Pentium III 450 МГц или выше;
- 256 Мбайт оперативной памяти;
- жесткий диск с интерфейсом UATA/100 и выше и средней скоростью записи не менее 50 Мбайт/с или аналогичный с интерфейсом SCSI;
- видеоадаптер с поддержкой 24-битного цвета;
- устройство для чтения компакт-дисков CD-ROM;
- "мышь" или совместимое устройство;
- операционная система (*):
Microsoft Windows XP Professional,
Windows XP Home Edition,
Windows 2000 Professional.

На блоке фотоприемника имеются три разъема для подключения кабеля связи, кабеля внешней синхронизации и внешнего монитора. Распайка разъема для подключения внешнего монитора приведена в таблице 1.

Таблица 1

Контакт	Цепь
1, 3, 13, 14	Зарезервирован
2	Видеовыход
5, 6, 7, 8, 10	Общий (корпус)
4, 9, 11, 12, 15	Свободный

Перед началом работы необходимо выполнить рекомендации по установке драйвера, изложенные в документе “**Mastercap. Руководство пользователя**”. В этом же документе приведены основные сведения по работе с программой **Mastercap**, входящей в комплект поставки.

Перед запуском программы на блок фотоприемника необходимо подать питание +18...36 В. Если по какой-либо причине питание в процессе работы с фотоприемника было снято, то понадобится повторный перезапуск программы.

Рассмотрим более подробно панель управления цифровой камеры RT1000 (рис.2), вызываемое кнопкой **Настройка видеопроцессора**, которая находится в верхней части окна программы на панели инструментов.

На закладке **Главная** расположены следующие регулировки:

Время экспозиции – определяет время накопления световой энергии на ПЗС матрице в секундах в диапазоне 0.012 – 9.2 сек. Кнопка **Номинал** устанавливает время накопления равным 40 мс для полного кадра и 20 мс в режиме биннинга, что соответствует скорости ввода 25 и 50 кадров/сек соответственно.

Контраст – управляет усилением сигнала после его оцифровки. Эта регулировка используется в основном для ввода изображения при глубине 8 бит/пиксель. Диапазон регулировки составляет 0 – 255 условных единиц, что соответствует усилению от 1 до 17 раз (увеличение регулятора на 16 единиц соответствует усилению в 2 раза).

Усиление Канал X, Канал Y и **Смещение Канал X, Канал Y** – используются исключительно для настройки камеры и в рабочих режимах отключены.

Глубина оцифровки – предполагает ввод изображения в режиме один байт на пиксель (8 бит) с целью экономии пространства на жестком диске и два байта на пиксель (12 бит).

Диапазон значений АЦП – индикатор, показывающий минимальный и максимальный уровень сигнала за время ввода последнего кадра.

Накопление – определяет один из способов корреляционной обработки изображения. В камере RT1000 используется только один способ такой обработки – **Рекурсия**. **Коэффициент рекурсии** выбирается в диапазоне 1/64 – 63/64.

DSP операция – выбирает одну из возможных DSP функций, описанных в разделе 3.4, с **Весовым коэффициентом** в диапазоне 1/64 – 63/64. Кнопка **Обновить DSP операнд** перезаписывает текущий кадр изображения без весового коэффициента в DSP банк для последующего использования в функциях сложения/вычитания кадра.

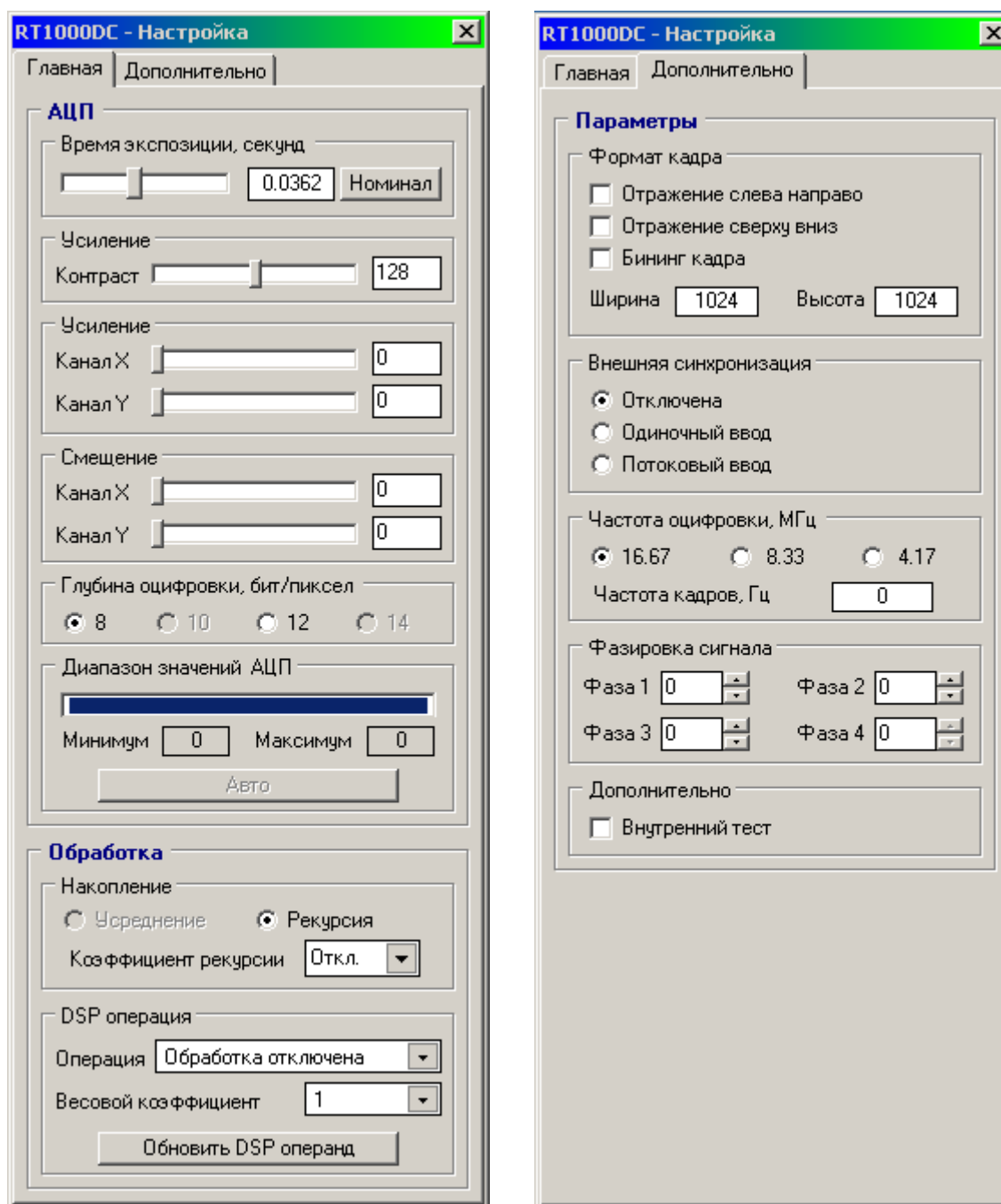


Рис.2. Панель управления цифровой камеры RT1000

На закладке **Дополнительно** расположены следующие регулировки:

Формат кадра – позволяет осуществить зеркальный горизонтальный разворот, поворот изображения на 180 градусов, а также выбрать режим объединения строк (биннинг кадра).

Внешняя синхронизация – подключает вход сигнала внешней синхронизации в одном из двух режимов. **Одиночный ввод** – используется при частоте запуска менее 12 Гц, **Потоковый ввод** – при частоте запуска 12 – 25 Гц. Отличие этих двух режимов заключается в способе накопления световой энергии на ПЗС матрице. При одиночном вводе сброс заряда с матрицы (очистка матрицы) и последующее накопление заряда происходит непосредственно перед вводом кадра. При потоковом вводе сброса накопленного заряда не происходит, а световая энергия накапливается в течение всего периода внешнего сигнала запуска. Режим потокового ввода используется в основном, если ввод изображения сопровождается быстрыми вспышками света.

Частота оцифровки – используется для выбора частоты сканирования матрицы. В рабочем режиме должно быть выбрано значение 16.67 МГц.

Фазировка сигнала – регулировки зарезервированы и в данном устройстве не используются.

Внутренний тест – включает режим передачи тестового изображения (серый клин). Используется для проверки канала связи между блоком фотоприемника и платой управления.

5. Взаимодействие цифровой камеры с компьютером.

Библиотека RT8xxVP. Техническое описание и руководство программиста Устройство RT1000 использует 32 Кбайт адресного пространства оперативной памяти и одну линию аппаратного прерывания. Для ОС Windows 2000, XP управление камерой осуществляется драйвером, входящим в комплект поставки, и описанным в документе **“Библиотека RT8xxVP. Техническое описание и руководство программиста”**. При использовании других операционных систем необходимо воспользоваться информацией из разделов 5.1 – 5.3, посвященных подробному описанию внутренней структуры устройства.

5.1. Регистры цифровой камеры.

Управление цифровой камерой осуществляется через набор регистров, полный перечень которых приведен в таблице 2. Смещение адресов регистров указано относительно первого базового адресного регистра конфигурационного заголовка платы управления.

Таблица 2

Смещение адреса регистра	Направление операции (чтение/запись)	Аббревиатура регистра	Описание регистра
00H	запись	Syst_Ctrl	Системный регистр управления
04H	запись	DMA_Ctrl	Регистр управления режимом DMA
08H	запись	DMA_Addr	Регистр адреса DMA
0CH	запись	DMA_Byte	Регистр счетчика данных DMA
10H	чтение	Reg_Events	Регистр событий
14H	чтение	Reg_Stat	Регистр статуса
20H	запись	DMA_Line	Регистр длины строки DMA
24H	запись	Mem_Addr	Регистр адреса кадра
34H	запись	Mem_Init	Регистр инициализации динамической памяти
38H	запись	PCI_Ctrl	Регистр управления внутренним буфером памяти
40H	запись	ADC_Ctrl	Регистр управления подсистемой ввода изображения

Смещение адреса регистра	Направление операции (чтение/запись)	Аббревиатура регистра	Описание регистра
4CH	запись	Reg_CCDX	Регистр управления каналом X блока фотоприемника
50H	запись	Reg_CCDY	Регистр управления каналом Y блока фотоприемника
50H	чтение	ADC_MinMax	Регистр определения амплитуды входного сигнала
58H	запись	Reg_VD	Регистр режима ПЗС матрицы
5CH	запись	Reg_Shutter	Регистр времени экспозиции
68H	запись	Reg_AddrX	Регистр адреса данных канала X
6CH	запись	Reg_AddrY	Регистр адреса данных канала Y
74H	запись	Numb_Pixel_All	Регистр счетчика данных при фиксации кадра
DCH	запись	Reg_Binning	Регистр управления объединением строк
Регистры цифровой обработки сигнала			
A0H	запись	ADC_DSP	Регистр функций DSP обработки
D4H	запись	Reg_Weight	Регистр весовых коэффициентов
D8H	запись	Reg_RC	Регистр управления рекурсивным фильтром

5.1.1. Системный регистр управления.

С помощью регистра **Syst_Ctrl** задается маска прерываний по различным событиям.

Установкой в 1 битов D2..D1 регистра **Syst_Ctrl** разрешается фиксация соответствующих событий в регистре **Reg_Events**. Бит D0 разрешает генерацию прерываний от устройства при наступлении этих событий.

Биты	Описание
0	Общее разрешение прерываний
1	Разрешение прерывания при завершении DMA
2	Разрешение прерывания при завершении ввода кадра
31..3	Не используется

5.1.2. Регистр управления режимом DMA.

Регистр **DMA_Ctrl** организует порядок обмена данными через интерфейс PCI .

Биты	Описание
0	Не используется
1	Принудительный останов режима DMA 0 - DMA проходит в обычном режиме 1 - режим DMA остановлен
2	Разрядность передаваемых данных 0 - один байт на пиксель (8 бит) 1 - два байта на пиксель (12 бит)
3	Направление передачи данных через интерфейс PCI: 0 - данные записываются во внутренний буфер видеопроцессора 1 - данные читаются из внутреннего буфера видеопроцессора
4	Чтение/запись чересстрочного изображения 0 - последовательное (прогрессивное) чтение/запись данных 1 - чтение/запись данных через строку (длина строки в пикселях указывается в регистре DMA_Line)
5	Чтение/запись данных с вертикальным отражением 0 - чтение/запись данных от верхней строки к нижней

Биты	Описание
	1 - чтение/запись данных от нижней строки к верхней (Vertical Flip)
31..6	Не используются

5.1.3. Регистр адреса DMA.

В регистр **DMA_Addr** записывается 32-х разрядный адрес, указывающий на начало области оперативной памяти компьютера, с которой будет организован обмен данными при выполнении DMA. Операция записи в регистр **DMA_Addr** дает также старт процессу DMA.

5.1.4. Регистр счетчика данных DMA.

Регистр **DMA_Byte** является 21- разрядным счетчиком количества переданных байт в ходе выполнения DMA. За один цикл DMA можно передать до 2048 Кбайт данных. Значение количества байт, записываемое в регистр, должно быть кратно 16.

5.1.5. Регистр событий.

В регистре **Reg_Events** фиксируется информация о событиях, вызвавших прерывание. В момент наступления одного из разрешенных событий устанавливается в 1 соответствующий бит регистра **Reg_Events** и выдается прерывание. При чтении регистра все установленные в 1 биты сбрасываются в 0, а прерывание снимается.

Важно! При обработке прерываний чтение регистра **Reg_Events** является обязательным условием.

Биты	Описание
0	Завершение процесса DMA. Бит устанавливается в "1", когда счетчик количества переданных байт достигнет нуля, что свидетельствует об успешном завершении процесса DMA.
1	Ошибка во время выполнения DMA
2	Завершение фиксации кадра во внутреннем буфере платы управления
31..3	Не используются

5.1.6. Регистр статуса.

В регистре статуса **Reg_Stat** отражается информация о состоянии устройства и происходящих в нем процессах.

Биты	Описание
0	Окончание фиксации кадра во внутреннем буфере памяти платы управления. Бит сбрасывается в "0" при программировании режима фиксации кадра и устанавливается в "1" в конце ввода одного кадра 0 – процесс фиксации кадра не закончен 1 – процесс фиксации кадра закончен
2..5	Не используются
6	Процесс DMA активен. Бит устанавливается в "1" при записи адреса в регистр DMA_Addr и сбрасывается в "0" при завершении либо остановке процесса DMA.
31..7	Не используются

5.1.7. Регистр адреса кадра, регистр длины строки DMA.

Регистр **Mem_Addr** (21 бит) является указателями на текущий адрес памяти во внутреннем буфере платы управления откуда начнется пересылка кадра (номер банка памяти

определяется битами D[1..0] регистра **PCI_Ctrl**). При выполнении DMA этот указатель смещаются в соответствии с количеством переданных байт.

В регистр **Mem_Addr** записывается адрес первой (при чтении/записи строк сверху вниз) или последней (при чтении/записи строк снизу вверх) строки кадра.

Если передается не весь кадр, то в регистр **Mem_Addr** записывается необходимое смещение от начала (или конца) кадра. В этом случае значение регистра **Mem_Addr1** можно вычислить по формуле:

$[Mem_Addr] + [DMA_Line] * [Numb_Line_Act + 1] / 2$ – для 8-разрядных данных;

$[Mem_Addr] + [DMA_Line] * [Numb_Line_Act + 1]$ – для 16-разрядных данных.

Регистр **DMA_Line** (11 бит) определяет длину строки передаваемого через шину PCI кадра в пикселях (разрядность пикселя необходимо указывать в регистре **DMA_Ctrl**).

Значения, записываемые в регистры **Mem_Addr** и **DMA_Line**, должны быть кратны 16.

5.1.8. Регистр инициализации динамической памяти.

Регистр **Mem_Init** используется для инициализации динамической памяти блока фотоприемника и платы управления. При старте драйвера или программы в этот регистр записывается значение 0.

5.1.9. Регистр управления внутренним буфером памяти.

Регистр **PCI_Ctrl** осуществляет выбор активного PCI банка.

Биты	Описание
1..0	Выбор номера банка для обмена данными через PCI (выбор активного PCI банка)
31..2	Не используются

5.1.10. Регистр управления подсистемой ввода изображения.

Регистр **ADC_Ctrl** осуществляет управление режимом ввода и процессом фиксации кадра изображения во внутреннем буфере памяти платы управления.

Биты	Описание
1..0	Выбор номера банка для ввода кадра (активного ADC банка)
2	Не используется
3	Включение зеркального отображения по горизонтали при вводе изображения
4	Включение передачи тестового изображения
5	Включение режима внешней синхронизации при потоковом вводе (частота запуска более 12.5 Гц)
6	Включение режима внешней синхронизации при одиночном вводе (частота запуска менее 12.5 Гц)
7	Переключение разрядности входных данных: 0 - один байт на пиксель (8 бит) 1 - два байта на пиксель (12 бит)
8	Включение фиксации кадра. Бит автоматически сбрасывается по окончании фиксации кадра. Принудительный сброс останавливает фиксацию кадра
9	Запись кадра в DSP банк. Бит автоматически сбрасывается по окончании фиксации кадра.
31..10	Не используются

5.1.11. Регистры управления каналами X и Y блока фотоприемника.

Регистры **Reg_CCDX** и **Reg_CCDY** – многофункциональные регистры, служащие для настройки и управления работой ДКВ, оцифровкой сигнала, его нормировкой и т.д. При старте программы в них последовательно записывается приведенная ниже служебная информация.

Регистры	Последовательность кодов
Reg_CCDX	5120, 2, 4, 262, 8, 10, 12, 14
Reg_CCDY	5120, 2, 4, 262, 8, 10, 12, 14

5.1.12. Регистр определения амплитуды входного сигнала.

Регистр определения амплитуды входного сигнала **ADC_MinMax** позволяет за время ввода кадра определить минимальное и максимальное 8-битовые значения входного сигнала. Эти значения в дальнейшем могут быть использованы для оптимальной настройки таблицы преобразования яркости при выводе изображения на монитор ПЭВМ.

Биты	Описание
7..0	Минимальное значение сигнала в канале X, зафиксированное во время ввода последнего кадра.
15..8	Максимальное значение сигнала в канале X, зафиксированное во время ввода последнего кадра.
23..16	Минимальное значение сигнала в канале Y, зафиксированное во время ввода последнего кадра.
31..24	Максимальное значение сигнала в канале Y, зафиксированное во время ввода последнего кадра.

5.1.13. Регистр времени экспозиции.

Регистр **Reg_Shutter** определяют время, в течение которого матрица накапливает световую энергию. Это время измеряется в отрезках времени равных 37.68 мкс (период считывания одной строки из ПЗС матрицы). Значение регистра, равное 1061, соответствует времени накопления 40 мс. Значение регистра в диапазоне 0...7 также соответствует времени накопления 40 мс. Начиная со значения 8 (0.301 мс) и далее время накопления измеряется в отрезках 37.68 мкс.

5.1.14. Регистры адреса данных каналов X и Y, регистр счетчика данных при фиксации кадра.

Передача видеоданных из блока фотоприемника в плату управления и накопление их в одном из банков внутреннего буфера памяти осуществляется по двум каналам: X и Y. Данные канала X передаются в возрастающем порядке, данные канала Y – в убывающем. Регистры **Reg_AddrX** и **Reg_AddrY** указывают на начальные адреса записи данных в буфере платы управления. Значения регистров соответственно равны 0 и 2047.

Регистр **Numb_Pixel_All** определяет количество передаваемых байт в обоих каналах и равен при полном кадре $1024*1024*2 = 2097152$, а при горизонтальном биннинге – $1024*512*2 = 1048576$.

5.1.15. Регистр управления объединением строк.

Регистр **Reg_Binning** определяет порядок считывания строк из ПЗС матрицы. Значение регистра равное 0 соответствует разрешению 1024 x 1024, а значение равное 1 – разрешению 1024 x 512 (вертикальный биннинг), при котором две смежные строки объединяются.

Биннинг позволяет поднять скорость ввода кадров до 50 кадров/сек.

5.1.16. Регистр режима ПЗС матрицы.

Регистр **Reg_VD** используется для отключения рабочих напряжений и управляющих сигналов от ПЗС матрицы в целях экономии энергии. Для перевода матрицы в рабочий режим в регистр заносится значение 3, для перевода в режим энергосбережения – 0.

5.1.17. Регистры цифровой обработки входного сигнала.

Регистр **ADC_DSP** осуществляет управление цифровой обработкой изображения.

Биты	Описание																												
2..0	Выбор функции DSP обработки: <table border="1"> <thead> <tr> <th>D2</th> <th>D1</th> <th>D0</th> <th></th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> <td>- ввод без цифровой обработки</td> </tr> <tr> <td>0</td> <td>0</td> <td>1</td> <td>- рекурсивная фильтрация</td> </tr> <tr> <td>0</td> <td>1</td> <td>0</td> <td>- сложение текущего кадра с кадром из DSP банка</td> </tr> <tr> <td>0</td> <td>1</td> <td>1</td> <td>- вычитание кадра из DSP банка</td> </tr> <tr> <td>1</td> <td>0</td> <td>0</td> <td>- сложение двух смежных кадров</td> </tr> <tr> <td>1</td> <td>0</td> <td>1</td> <td>- вычитание двух смежных кадров</td> </tr> </tbody> </table>	D2	D1	D0		0	0	0	- ввод без цифровой обработки	0	0	1	- рекурсивная фильтрация	0	1	0	- сложение текущего кадра с кадром из DSP банка	0	1	1	- вычитание кадра из DSP банка	1	0	0	- сложение двух смежных кадров	1	0	1	- вычитание двух смежных кадров
D2	D1	D0																											
0	0	0	- ввод без цифровой обработки																										
0	0	1	- рекурсивная фильтрация																										
0	1	0	- сложение текущего кадра с кадром из DSP банка																										
0	1	1	- вычитание кадра из DSP банка																										
1	0	0	- сложение двух смежных кадров																										
1	0	1	- вычитание двух смежных кадров																										
31..3	Не используются																												

Управление режимом рекурсивной фильтрации осуществляется регистром **Reg_RC**. Для исключения погрешности определения результирующего изображения все промежуточные результаты вычислений при оцифровке нового кадра заносятся в специальный банк памяти блока фотоприемника.

Биты	Описание																																																	
5..0	Определение коэффициента рекурсии: <table border="1"> <thead> <tr> <th>D5</th> <th>D4</th> <th>D3</th> <th>D2</th> <th>D1</th> <th>D0</th> <th>Коэф. рекурсии</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> <td>0</td> <td>0</td> <td>0</td> <td>- 1 (нет рекурсии)</td> </tr> <tr> <td>0</td> <td>0</td> <td>0</td> <td>0</td> <td>0</td> <td>1</td> <td>- 1/64</td> </tr> <tr> <td>0</td> <td>0</td> <td>0</td> <td>0</td> <td>1</td> <td>0</td> <td>- 2/64</td> </tr> <tr> <td>0</td> <td>0</td> <td>0</td> <td>0</td> <td>1</td> <td>1</td> <td>- 3/64</td> </tr> <tr> <td>1</td> <td>1</td> <td>1</td> <td>1</td> <td>1</td> <td>0</td> <td>- 62/64</td> </tr> <tr> <td>1</td> <td>1</td> <td>1</td> <td>1</td> <td>1</td> <td>1</td> <td>- 63/64</td> </tr> </tbody> </table>	D5	D4	D3	D2	D1	D0	Коэф. рекурсии	0	0	0	0	0	0	- 1 (нет рекурсии)	0	0	0	0	0	1	- 1/64	0	0	0	0	1	0	- 2/64	0	0	0	0	1	1	- 3/64	1	1	1	1	1	0	- 62/64	1	1	1	1	1	1	- 63/64
D5	D4	D3	D2	D1	D0	Коэф. рекурсии																																												
0	0	0	0	0	0	- 1 (нет рекурсии)																																												
0	0	0	0	0	1	- 1/64																																												
0	0	0	0	1	0	- 2/64																																												
0	0	0	0	1	1	- 3/64																																												
1	1	1	1	1	0	- 62/64																																												
1	1	1	1	1	1	- 63/64																																												
31..6	Не используются																																																	

Весовой коэффициент в функциях сложения/вычитания определяется регистром **Reg_Weight** по аналогии с регистром **Reg_RC**.

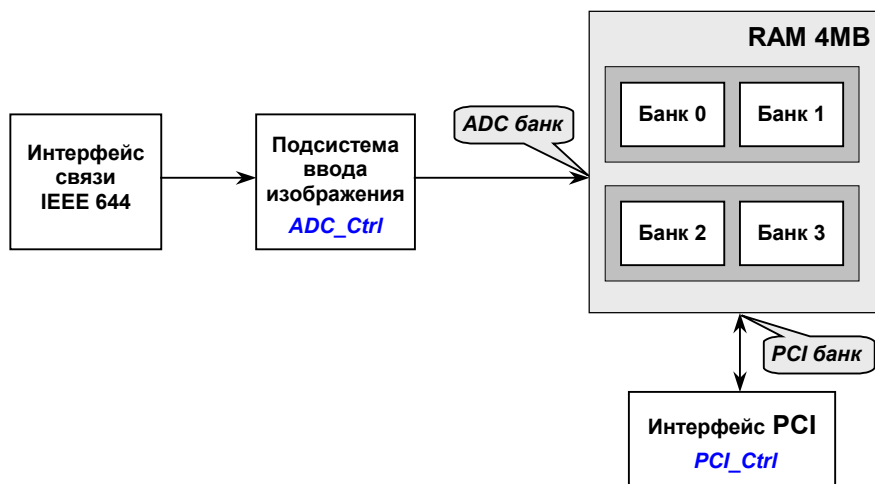
Биты	Описание																																										
5..0	Определение весового коэффициента операции: <table border="1"> <thead> <tr> <th>D5</th> <th>D4</th> <th>D3</th> <th>D2</th> <th>D1</th> <th>D0</th> <th>Весовой коэффициент</th> </tr> </thead> <tbody> <tr> <td>0</td> <td>0</td> <td>0</td> <td>0</td> <td>0</td> <td>0</td> <td>- 1</td> </tr> <tr> <td>0</td> <td>0</td> <td>0</td> <td>0</td> <td>0</td> <td>1</td> <td>- 1/64</td> </tr> <tr> <td>0</td> <td>0</td> <td>0</td> <td>0</td> <td>1</td> <td>0</td> <td>- 2/64</td> </tr> <tr> <td>1</td> <td>1</td> <td>1</td> <td>1</td> <td>1</td> <td>0</td> <td>- 62/64</td> </tr> <tr> <td>1</td> <td>1</td> <td>1</td> <td>1</td> <td>1</td> <td>1</td> <td>- 63/64</td> </tr> </tbody> </table>	D5	D4	D3	D2	D1	D0	Весовой коэффициент	0	0	0	0	0	0	- 1	0	0	0	0	0	1	- 1/64	0	0	0	0	1	0	- 2/64	1	1	1	1	1	0	- 62/64	1	1	1	1	1	1	- 63/64
D5	D4	D3	D2	D1	D0	Весовой коэффициент																																					
0	0	0	0	0	0	- 1																																					
0	0	0	0	0	1	- 1/64																																					
0	0	0	0	1	0	- 2/64																																					
1	1	1	1	1	0	- 62/64																																					
1	1	1	1	1	1	- 63/64																																					
31..6	Не используются																																										

5.2. Организация и функционирование внутреннего буфера памяти.

Внутренний буфер памяти RT-824 имеет объем 8 Мбайт и состоит из 4 банков по 2

Мбайт. Каждый банк используется для записи и хранения одного кадра.

Логика работы камеры предполагает одновременное обращение к внутренней памяти со стороны нескольких подсистем устройства. При передаче изображения из блока фотоприемника в плату управления по кабелю связи данные сначала через подсистему ввода изображения записываются в банк памяти, определяемый регистром **ADC_Ctrl**. После окончания передачи всего кадра данные пересылаются через шину PCI в оперативную память компьютера.



Банк памяти, непосредственно участвующий в передаче данных, называется активным. Таким образом, в устройстве может быть несколько активных банков, которые условно назовем **PCI** и **ADC банками**. Номера активных банков определяются соответственно битами D[1..0] регистров **PCI_Ctrl** и **ADC_Ctrl**.

Назначение активных банков при вводе одиночных кадров может быть любым. Достаточно, например, использовать нулевой банк в качестве *активного ADC* банка для оцифровки кадра и в качестве *активного PCI* банка для последующей передачи его через шину PCI.

При вводе непрерывного потока кадров манипулирование активными банками памяти должно подчиняться определенному правилу: оцифровка или вывод телевизионного изображения осуществляются в банке отличном от банка, выбранного в данный момент для передачи данных по шине PCI. Это позволит избежать пропуска кадров при вводе изображения.

5.3. Обмен данными в режиме DMA.

Обмен данными в режиме DMA состоит из двух этапов – старта процесса DMA и последующего получения подтверждения о его завершении.

5.3.1. Основной старт DMA.

Основной старт DMA выполняется каждый раз, когда требуется передать кадр изображения из внутренней памяти устройства в оперативную память компьютера или обратно за один цикл, либо в начальной фазе при передаче кадра частями. В этом случае необходимы следующие действия:

- 1). Программируется регистр **DMA_Ctrl**.
- 2). Программируются регистры **Mem_Addr**, **Ошибка! Источник ссылки не найден.** и **DMA_Line**. Значения, записываемые в регистры, должны быть кратны 16.
- 3). Программируется регистр **DMA_Byte**.
- 4). Последним из всех программируется регистр **DMA_Addr**. После операции записи в этот регистр начинается процесс DMA.

Контроллер DMA, реализованный в RT1000, выдает запрос на шину PCI и после полу-

чения подтверждения на захват шины, начинает передачу данных блоками до 256 байт (длина блока определяется значением конфигурационного регистра **Latency Timer**). После передачи каждого блока шина PCI освобождается на время примерно равное времени передачи блока. Процесс DMA заканчивается, когда счетчик количества переданных байт достигнет значения, записанного в регистр **DMA_Byte**.

5.3.2. Промежуточный старт DMA.

Промежуточный старт DMA выполняется повторно, если передача кадра ведется частями. В этом случае необходимы следующие действия:

- 1). Программируется регистр **DMA_Byte**. Если количество передаваемых данных не изменилось по сравнению с предыдущим стартом – регистр можно не программировать.
- 2). Программируется регистр **DMA_Addr**.

5.3.3. Завершение процесса DMA.

Получение подтверждения о завершении DMA происходит либо по прерыванию, либо при постоянном опросе регистров **Reg_Stat** или **Reg_Events**.

1). При получении прерывания (если оно было разрешено) прочитать регистр **Reg_Events** и убедиться, что прерывание пришло от контроллера DMA и процесс DMA закончился корректно (бит D0 = 1). При чтении регистра **Reg_Events** прерывание снимается, а бит D0 сбрасывается. Необходимо помнить, что при чтении регистра **Reg_Events** все остальные биты событий сбрасываются тоже.

2). Завершение DMA можно определить также и без прерывания – по регистру состояния **Reg_Stat** (бит D6=0).

Важное замечание:

Получение прерывания от устройства при окончании DMA фактически означает высвобождение шины PCI, однако, внутренние процессы в устройстве могут еще некоторое время продолжаться (до 10 мкс). Полное завершение DMA контролируется по биту D6 регистра **Reg_Stat**.

6. Гарантийные обязательства.

ООО «РАСТР ТЕХНОЛОДЖИ» осуществляет бесплатный гарантийный ремонт продукции, сопровождение и консультации по работе с устройством в течение 12 месяцев от даты продажи. Гарантия не распространяется на ущерб, причинённый другому оборудованию, работающему в сопряжении с данным изделием. Срок гарантии увеличивается на время нахождения изделий в ремонте.

Гарантийные обязательства аннулируются в случае, если:

- отсутствует или оторвана гарантийная наклейка;
- на плате был произведен любой неавторизованный ООО «РАСТР ТЕХНОЛОДЖИ» ремонт или её модификация;
- неисправности вызваны неправильной эксплуатацией платы (механические повреждения, неправильное включение, отсутствие заземления и т.п.);
- неисправности вызваны неправильной эксплуатацией оборудования, в том числе:
 - эксплуатация в сильно запылённых помещениях;
 - неправильное подключение дополнительного оборудования;
 - использование питания с характеристиками, отличными от допустимых;
 - изделие было установлено и использовано иначе, чем указано в инструкции по эксплуатации.

Недополученная в связи с появлением неисправности прибыль и другие косвенные расходы не подлежат возмещению.

Модификация устройства _____

Дата изготовления _____

Серийный номер _____



ООО «Растр технолоджи»

Телефон/факс: (095) 789-93-67, 425-73-26

http: www.rastr.net

e-mail: rastr_support@mail.ru
raster-msk@mtu-net.ru